

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]A printed wired board characterized by coming to be formed in shape where the length of a periphery is longer than the minimum circle in which shape where have a circuit pattern more than a bilayer at least, and an electrical link between different layers was seen from said viahole in a printed wired board performed by a viahole surrounds this shape.

[Claim 2]The printed wired board according to claim 1 forming two or more sorts of viaholes from which shape differs within a patchboard.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the printed wired board which performs the electrical link between the conductor layers from which the multilayer printed wiring board which has a circuit pattern more than a bilayer at least differs by a viahole in detail about a printed wired board.

[0002]

[Description of the Prior Art] In order to electrically connect conventionally between the conductor layers from which a multilayer printed wiring board differs by a viahole, It was [after laminating the substrate which formed the inner layer pattern first] common to punch a through hole, then to have plated copper for wiring, etc. inside an outside surface (rear surface both sides) and a through hole, to have patterned an outside surface subsequently, and to have formed an outer layer pattern and a viahole by drilling. The shape of the hole was circular in order to carry out hole processing with a drill.

[0003] When forming a printed wired board by the build up method used well in recent years, it faces performing hole processing and punching a hole is performed by exposing and developing a photopolymer using a photo mask.

[0004] Also when the portion called land which formed the conductor in the circumference of a hole widely circularly was formed and the manufacture error of a hole site arose, processing was performed into the portion in which a hole is punched in any case so that problems, such as an open circuit, might not arise. However, in order for the above-mentioned land to be high-density accommodation of wiring, it will become an obstacle as the densification of wiring progresses. That is, since the land was widely formed as compared with wiring width, the surrounding pattern needed to be detoured. Then, in order to achieve the densification of wiring, forming a hole is performed, without performing forming a land small as much as possible, and providing a land ultimately.

[0005]

[Problem(s) to be Solved by the Invention] However, when the manufacture error was taken into consideration, even if the hole shifted, it was necessary [it] but to punch a hole small enough as compared with wiring width so that the reliability of connection might be maintained, and it had the problem that the electrical resistance in an opposite side viahole part will increase. In order to solve the problem, forming two or more holes was performed, but processing efficiency was not bad practical. The process became complicated and the method of attaching plating only to the portion of a hole thickly was not realistic, either.

[0006] Since all the signal patterns were uniform circular through hole shape conventionally, in order that a circuit designer may change an electric circuit, When cutting and short-circuiting the circuit pattern on a printed wired board, the circuit pattern of the part into which a wiring layer processes it by following the complicated circuit pattern over each class from the starting point of a circuit pattern to a terminal point needed to be specified.

[0007] This invention was made in view of the above-mentioned conventional problem, and the purpose is to provide a printed wired board with high wiring density small [the electrical

resistance in a viahole part].

[0008]Other purposes of this invention can distinguish a circuit pattern, the kind of parts, etc. easily by changing the shape of a viahole arbitrarily, and there are in providing the printed wired board which the part where a circuit designer processes a circuit pattern can be made easy to pinpoint.

[0009]

[Means for Solving the Problem]To achieve the above objects, an invention of claim 1, It is characterized by coming to be formed in shape where the length of a periphery is longer than the minimum circle in which shape where have a circuit pattern more than a bilayer at least, and an electrical link between different layers was seen from said viahole in a printed wired board performed by a viahole surrounds this shape.

[0010]An invention of claim 2 is characterized by forming two or more sorts of viaholes from which shape differs within a patchboard to achieve the above objects.

[0011]Hereafter, this invention is explained further in full detail.

[0012]Drawing 1 is a sectional view showing an example of 1 composition of a printed wired board of this invention.

[0013]According to this, the printed wired board 1 had the circuit pattern 2 of the 1st layer, and the circuit pattern 3 of the 2nd layer, and has electrically connected between these layers by the viahole 4. Although what has a circuit pattern of a bilayer as an example of 1 composition of a printed wired board of this invention was shown in drawing 1, this invention also includes a thing of composition of, having a circuit pattern of three or more layers, of course.

[0014]By the way, in this invention, the above-mentioned viahole 4 is characterized by being formed in shape where the length of a periphery is longer than the minimum circle in which shape seen from a top surrounds this shape. Although a typical example of shape of such a viahole 4 was shown in drawing 2, of course, this invention is not necessarily limited to these. Also in shape of a gap to be shown here, when the minimum circle surrounding this shape is considered so that more clearly than the figure, it has shape where the length of a periphery becomes long rather than the circle. Therefore, by forming a viahole in shape like this invention, rather than a viahole of the conventional circle configuration, a cross-section area of plating thickness inside a hole can spread, and electrical resistance of a viahole part can be reduced.

[0015]Since fault that electrical resistance increases will produce a viahole of a circle configuration if a hole is made small as mentioned above, For example, by forming a viahole of shape as shown by A of drawing 3, when electrical resistance will increase, if it is going to form a viahole of a circle configuration of a size temporarily shown by B of drawing 3 for densification of wiring, Rather than a viahole of a circle configuration shown by B, a cross-section area can become large and electrical resistance can be reduced. That is, by a viahole of a circle configuration, a viahole of a byway which cannot be formed from electrical resistance increasing can be formed by considering it as shape of a viahole like this invention.

[0016]In this invention, although based also on shape of a viahole, it is possible to form a byway viahole with a size of about 10 micrometers in general. A size of a viahole in this invention shall mean the minimum diameter of circle surrounding shape of a viahole.

[0017]Next, drawing 4 explains a manufacturing method of a printed wired board of this invention. Drawing 4 is a sectional view showing an example of this manufacturing method at process order.

[0018]For example, copper foil is stuck on the surface of the substrate 5 which consists of glass fiber and an epoxy resin, it patterns with the photolithographic method, and the circuit pattern 2 of the 1st layer is formed (refer to the figure (a)).

[0019]Next, on the substrate 5 which did in this way and formed the circuit pattern 2, heat cure of the epoxy resin etc. is applied and carried out, and the insulating layer 6 is formed (refer to the figure (b)).

[0020]Subsequently, the mask 7 which has formed a desired viahole pattern is piled up, and the crevice 9 which irradiates with the laser beam 8 from on the mask 7, or reaches a pattern of the 1st layer by a plasma etching technique etc. in an excimer laser device is formed (refer to the Drawing (c) and (d)). A viahole pattern of the above-mentioned mask is formed in shape as

shown in drawing 2 rather than is circular.

[0021]Then, the copper thin film 10 is formed all over an inside of the crevice 9 being included with sputtering, nonelectrolytic plating, etc., and the copper-plating film 11 is further formed in fixed thickness with electrolytic copper plating (refer to the Drawing (e) and (f)).

[0022]After an appropriate time, patterning by the photolithographic method is performed and the circuit pattern 3 and the viahole 4 of the 2nd layer are formed (refer to the figure (g)).

[0023]In this way, although the printed wired board 1 of this invention is done, a further multilayer printed wired board can be manufactured by repeating the above process.

[0024]When performing circuit alterations further, it becomes easy for a mark of a position of a pin of Vcc, Gnd, and IC, etc. to be able to distinguish a kind of parts, direction, etc. easily, and to pinpoint a part which processes a circuit pattern by changing shape of the above-mentioned viahole 4 arbitrarily.

[0025]

[Function]If it is in the invention of claim 1, by the viahole of a circle configuration, the viahole of the byway which cannot be formed from electrical resistance increasing can be formed by forming in the shape where the length of a periphery is longer than the minimum circle in which the shape where the viahole was seen from the top surrounds this shape.

[0026]If it is in the invention of claim 2, distinction of the kind of parts, direction, etc., pinpointing of a part which processes the circuit pattern in the case of circuit alterations, etc. can be easily performed by changing the shape of the above-mentioned viahole according to every kind of circuit pattern within a patchboard.

[0027]

[Example]Hereafter, an example explains this invention still more concretely.

[0028]The surface of the one side copper clad laminate which stuck copper foil of 9-micrometer thickness on the surface of the substrate which consists of glass fiber and an epoxy resin was lightly ground with the brush, and the dry film resist (made by trade name "Liston" Du Pont) was pasted together after rinsing and desiccation. And the mask which has formed the desired pattern was exposed and developed repeatedly. And etching removal of the ferric chloride liquid which heated the portion which copper foil exposed at 50 ** was sprayed and carried out. After rinsing, it was immersed in 5% of sodium hydroxide solution, the dry film resist was exfoliated, and rinsing and desiccation were performed. As a result, the desired circuit pattern of the 1st layer was obtained.

[0029]Next, on the pattern produced by doing in this way, heat cure of the liquefied epoxy resin (made by trade name "EPO fix" SUTORUASU) was applied and carried out so that the whole substrate surface might be covered. The mask which has formed the desired viahole pattern was piled up and the crevice which irradiates with a laser beam from on a mask with an excimer laser device, and reaches the pattern of the 1st layer was formed. It seems that the shape of the above-mentioned viahole pattern is shown in (a) of drawing 2 here.

[0030]And by sputtering, the copper thin film was formed all over the inside of a crevice being included, and electrolytic copper plating was further formed at 10 micrometers in thickness.

[0031]Then, electrodeposited resist (made by trade name "photograph ED P-1000" Nippon Paint Co., Ltd.) was applied to the whole surface, was exposed and developed, and the resist pattern was formed.

[0032]Then, it etched with 50 ** ferric chloride liquid, resist was exfoliated in sodium hydroxide 5%, the surface circuit pattern of the 2nd layer and the viahole with a size of 50 micrometers were formed, and the printed wired board as shown in drawing 1 was obtained.

[0033]

[Effect of the Invention]As explained to details above, according to this invention, the viahole of the byway which cannot be formed from electrical resistance increasing in the viahole of the conventional circle configuration can be formed, And a printed wired board with high wiring density at which the reliability of the electrical link between different layers was maintained can be provided, without complicating the work process of a viahole.

[0034]Pinpointing of a part etc. which distinction of a viahole and marking of of a printed wired board become possible, for example, process distinction of the kind of parts, direction, etc. and

the circuit pattern in the case of circuit alterations can be easily performed now by changing the shape of the above-mentioned viahole arbitrarily.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1]It is a sectional view showing the example of 1 composition of the printed wired board of this invention.

[Drawing 2]It is a top view showing the example of representation of the shape of the viahole in this invention.

[Drawing 3]It is a top view for explaining an example of the shape of the viahole in this invention.

[Drawing 4]It is a sectional view showing an example of the manufacturing method of the printed wired board of this invention at process order.

[Description of Notations]

- 1 Printed wired board
- 2 The circuit pattern of the 1st layer
- 3 The circuit pattern of the 2nd layer
- 4 Viahole
- 5 Substrate
- 6 Insulating layer
- 7 Mask
- 8 Laser beam
- 9 Crevice
- 10 Copper thin film
- 11 Copper-plating film

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-314865

(43)公開日 平成6年(1994)11月8日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K 1/11		H 7511-4E		
3/46		N 6921-4E		

審査請求 未請求 請求項の数2 F D (全 5 頁)

(21)出願番号 特願平5-127901

(22)出願日 平成5年(1993)4月30日

(71)出願人 000003193

凸版印刷株式会社

東京都台東区台東1丁目5番1号

(72)発明者 大房 俊雄

東京都台東区台東一丁目5番1号 凸版印刷株式会社内

(72)発明者 塚本 健人

東京都台東区台東一丁目5番1号 凸版印刷株式会社内

(72)発明者 岡野 達広

東京都台東区台東一丁目5番1号 凸版印刷株式会社内

(74)代理人 弁理士 市之瀬 宮夫

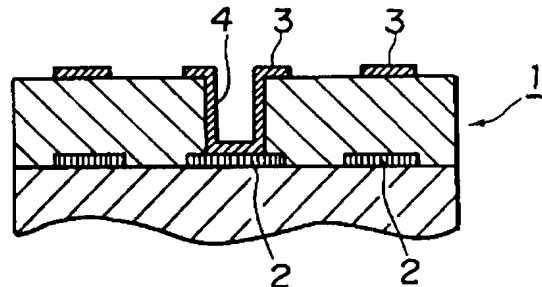
最終頁に続く

(54)【発明の名称】 プリント配線板

(57)【要約】

【目的】 小径のビアホールを形成し、配線密度を高めたプリント配線板を提供する。

【構成】 プリント配線板1は、第1層目の配線パターン2と第2層目の配線パターン3を有し、これらの層間をビアホール4によって電氣的に接続している。該ビアホール4は、上から見た形状が該形状を囲む最小の円よりも外周の長さが長い形状に形成されている。



【特許請求の範囲】

【請求項1】 少なくとも二層以上の配線パターンを有し、異なる層間の電氣的接続をバイアホールによって行うプリント配線板において、前記バイアホールの上から見た形状が該形状を囲む最小の円よりも外周の長さが長い形状に形成されてなることを特徴とするプリント配線板。

【請求項2】 配線板内で形状の異なる複数種のバイアホールを形成したことを特徴とする請求項1記載のプリント配線板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はプリント配線板に関し、詳しくは少なくとも二層以上の配線パターンを有する多層プリント配線板の異なる導体層間の電氣的接続をバイアホールによって行なうプリント配線板に関するものである。

【0002】

【従来の技術】 従来、多層プリント配線板の異なる導体層間をバイアホールによって電氣的に接続するためには、まず内層パターンを形成した基材を積層後、ドリル加工によってスルーホールを穿孔し、次に外面（表裏両面）及びスルーホールの内部に配線用の銅等のめっきを施し、次いで外面のパターニングを行なって、外層パターン及びバイアホールを形成することが一般的であった。なお、ドリルにより穴加工するため、穴の形状は円形であった。

【0003】 また、近年よく用いられているビルドアップ法によりプリント配線板を形成する場合には、穴加工を行うに際して、感光性樹脂をフォトリソを用いて露光し、現像することによって穴を穿孔することが行われている。

【0004】 いずれの場合も穴を穿孔する部分には、穴の周囲に導体を円形に広く形成したランドといわれる部分を形成し、穴の位置の製造誤差が生じたときにも、断線等の問題が生じないように、加工がおこなわれていた。しかし、配線の高密度化がすすむにつれ、上記のランド部が配線の高密度収容のためには障害となることになった。即ち、ランド部が配線幅に比して広く形成されているため、周囲のパターンを迂回させる必要があった。そこで、配線の高密度化をはかるため、ランド部を極力小さく形成することがおこなわれ、究極的には、ランドを設けることなく穴を形成することが行われている。

【0005】

【発明が解決しようとする課題】 しかしながら、製造誤差を考慮に入れると、穴がずれても接続の信頼性が保たれるように、配線幅に比して十分に小さく穴を穿孔することが必要となるが、反面バイアホール部での電気抵抗が高まってしまうという問題点を有していた。その問題

点を解決するために、穴を複数個形成するということがおこなわれているが、加工効率が悪く実用的でなかった。また、穴の部分にだけめっきを厚くつけるという方法も、工程が複雑となり、現実的でなかった。

【0006】 また、従来はすべての信号パターンが均一な円形のスルーホール形状であったため、回路設計者が電気回路の変更を行うために、プリント配線板上の配線パターンを切断、短絡する際に、配線パターンの始点から終点まで、配線層が各層にまたがる複雑な配線パターンをたどって加工を行う箇所の配線パターンを特定する必要があった。

【0007】 本発明は上記従来の問題点に鑑みなされたもので、その目的は、バイアホール部における電気抵抗の小さい、且つ配線密度の高いプリント配線板を提供することにある。

【0008】 また、本発明の他の目的は、バイアホールの形状を任意に変えることで配線パターンや部品の種類などを容易に判別でき、回路設計者が配線パターンの加工を行う箇所を特定しやすくすることのできるプリント配線板を提供することにある。

【0009】

【課題を解決するための手段】 上記目的を達成するために、請求項1の発明は、少なくとも二層以上の配線パターンを有し、異なる層間の電氣的接続をバイアホールによって行うプリント配線板において、前記バイアホールの上から見た形状が該形状を囲む最小の円よりも外周の長さが長い形状に形成されてなることを特徴としている。

【0010】 また、上記目的を達成するために、請求項2の発明は、配線板内で形状の異なる複数種のバイアホールを形成したことを特徴としている。

【0011】 以下、本発明を更に詳述する。

【0012】 図1は本発明のプリント配線板の一構成例を示す断面図である。

【0013】 これによると、プリント配線板1は、第1層目の配線パターン2と第2層目の配線パターン3を有し、これらの層間をバイアホール4によって電氣的に接続している。図1には本発明のプリント配線板の一構成例として二層の配線パターンを有するものを示したが、本発明は勿論三層以上の配線パターンを有する構成のものも包含する。

【0014】 ところで、本発明において、上記バイアホール4は、上から見た形状が、該形状を囲む最小の円よりも外周の長さが長い形状に形成されていることを特徴としている。このようなバイアホール4の形状の代表的な例を図2に示したが、本発明は勿論これらに限定される訳ではない。ここに示したいずれの形状の場合も、同図より明らかなように、該形状を囲む最小の円を考えたときにその円よりも外周の長さが長くなるような形状となっている。したがって、バイアホールを本発明のよう

な形状に形成することにより、従来の円形状のバイアホールよりもホール内部のめっき厚の断面積が広がり、バイアホール部の電気抵抗を低下させることができる。

【0015】前述したように円形状のバイアホールは穴を小さくすると電気抵抗が高まるという不具合が生じるので、例えば配線の高密度化のため仮に図3のBで示す大きさの円形状のバイアホールを形成しようとするとき電気抵抗が高まるような場合、図3のAで示すような形状のバイアホールを形成することにより、Bで示す円形状のバイアホールよりも断面積が大きくなり、電気抵抗を低下させることができる。すなわち、本発明のようなバイアホールの形状とすることにより、円形状のバイアホールでは電気抵抗が高まることから形成することができないような小径のバイアホールを形成することが出来る。

【0016】本発明においては、バイアホールの形状にもよるが、概ね10 μ m程度の大きさの小径バイアホールを形成することが可能である。なお、本発明におけるバイアホールの大きさとは、バイアホールの形状を囲む最小の円の直径を言うものとする。

【0017】次に、本発明のプリント配線板の製造方法について図4により説明する。図4は該製造方法の一例を工程順に示す断面図である。

【0018】例えばガラス繊維とエポキシ樹脂からなる基材5の表面に銅箔を貼り付け、フォトリソグラフィ法によってパターンニングして、第1層目の配線パターン2を形成する(同図(a)参照)。

【0019】次に、このようにして配線パターン2を形成した基材5上に例えばエポキシ樹脂等を塗布し、加熱硬化させて絶縁層6を形成する(同図(b)参照)。

【0020】次いで、所望のバイアホールパターンを形成してあるマスク7を重ね、エキシマレーザー装置でマスク7上からレーザー光8を照射する、あるいはプラズマエッチング法等によって第1層目のパターンに達する凹部9を形成する(同図(c)、(d)参照)。なお、上記マスクのバイアホールパターンは円形ではなく、図2に示したような形状に形成されている。

【0021】続いて、スパッタリング、無電解めっき等により、凹部9の内部を含む全面に銅の薄膜10を形成し、さらに電解銅めっきにより銅めっき膜11を一定の厚さに形成する(同図(e)、(f)参照)。

【0022】しかる後、フォトリソグラフィ法によるパターンニングを行なって、第2層目の配線パターン3およびバイアホール4を形成する(同図(g)参照)。

【0023】こうして、本発明のプリント配線板1が出来上がるが、以上の工程を繰り返すことにより、さらに多層のプリント配線板を製造することが出来る。

【0024】なお、上記バイアホール4の形状を任意に変えることにより、Vcc、Gnd、ICのピンの位置の目印など、部品の種類や向き等を容易に判別が可能

で、さらに回路変更を行う場合に配線パターンの加工を行う箇所を特定しやすくなる。

【0025】

【作用】請求項1の発明にあっては、バイアホールを上からみた形状が該形状を囲む最小の円よりも外周の長さが長い形状に形成することにより、円形状のバイアホールでは電気抵抗が高まることから形成できないような小径のバイアホールを形成することができる。

【0026】また、請求項2の発明にあっては、上記バイアホールの形状を配線板内で例えば配線パターンの種類毎等によって変えることにより、部品の種類や向き等の判別、回路変更の際の配線パターンの加工を行う箇所の特等が容易に行える。

【0027】

【実施例】以下、実施例により本発明を更に具体的に説明する。

【0028】ガラス繊維とエポキシ樹脂からなる基材の表面に9 μ m厚の銅箔を貼り付けた片面銅張積層板の表面をブラシで軽く研磨し、水洗、乾燥後、ドライフィルムレジスト(商品名「リストン」デュボン社製)を貼りあわせた。そして所望のパターンを形成してあるマスクを重ね、露光、現像した。そして銅箔の露出した部分を50℃に加熱した塩化第二鉄液を吹きつけてエッチング除去した。水洗後、5%の水酸化ナトリウム溶液に浸漬してドライフィルムレジストを剥離し、水洗と乾燥を行った。その結果所望の第1層目の配線パターンを得た。

【0029】次に、このようにして得られたパターン上に、基材全面を覆うように、液状のエポキシ樹脂(商品名「エポフィックス」ストラス社製)を塗布し、加熱硬化させた。さらに、所望のバイアホールパターンを形成してあるマスクを重ね、エキシマレーザー装置でマスク上からレーザー光を照射して第1層目のパターンに達する凹部を形成した。ここで上記バイアホールパターンの形状は図2の(a)に示すようなものであった。

【0030】そして、スパッタリングにより、凹部の内部を含む全面に銅の薄膜を形成し、さらに、電解銅メッキを厚さ10 μ mで形成した。

【0031】その後、電着レジスト(商品名「フォトEDP-1000」日本ペイント(株)製)を全面に塗布し、露光、現像してレジストパターンを形成した。

【0032】続いて、50℃の塩化第二鉄液でエッチングし、レジストを5%水酸化ナトリウムで剥離して、表面の第2層目の配線パターン及び大きさ50 μ mのバイアホールを形成し、図1に示すようなプリント配線板を得た。

【0033】

【発明の効果】以上詳細に説明したように、本発明によれば、従来の円形状のバイアホールでは電気抵抗が高まることから形成できないような小径のバイアホールを形成することができ、しかもバイアホールの加工工程を複

雑化することなく、異なる層間の電氣的接続の信頼性が保たれた配線密度の高いプリント配線板を提供することが出来る。

【0034】また、上記ビアホールを任意に変えることにより、ビアホールの区別やプリント配線板のマーキングが可能となり、例えば部品の種類や向き等の判別、回路変更の際の配線パターンの加工を行う箇所の特定等が容易に行えるようになる。

【図面の簡単な説明】

【図1】本発明のプリント配線板の一構成例を示す断面図である。

【図2】本発明におけるビアホールの形状の代表例を示す平面図である。

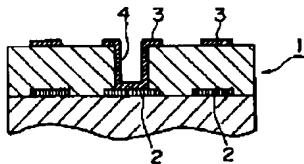
【図3】本発明におけるビアホールの形状の一例を説明するための平面図である。

【図4】本発明のプリント配線板の製造方法の一例を工程順に示す断面図である。

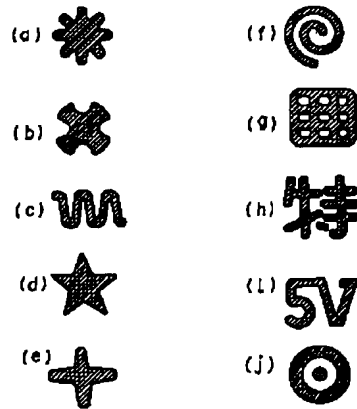
【符号の説明】

- 1 プリント配線板
- 2 第1層目の配線パターン
- 3 第2層目の配線パターン
- 4 バイアホール
- 5 基材
- 6 絶縁層
- 7 マスク
- 8 レーザー光
- 9 凹部
- 10 銅薄膜
- 11 銅めっき膜

【図1】



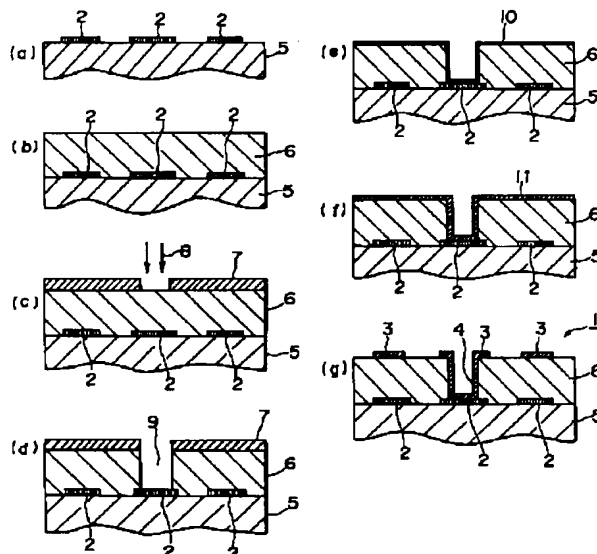
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 土岐 荘太郎

東京都台東区台東一丁目5番1号 凸版印
刷株式会社内

(11) Publication Number: H04-264797

(43) Date of Publication of Application: November 21, 1992

(51) Int. Cl.⁵

H 05 K 3/46

5 H 01 L 21/3205

(21) Application Number: H03-025874

(22) Application Date: February 20, 1991

(71) Applicant: NEC Corporation

(72) Inventor: TAMURA Hiroyoshi

10

(54) Title of the Invention

METHOD FOR MANUFACTURING MULTILAYER WIRING BOARD

(57) Abstract:

15 Constitution: A wiring pattern 2 is formed on a substrate 1 and further a polyimide film 3 containing filler is formed thereon and dried. Next, the polyimide film 3 containing the filler is irradiated with excimer laser beam E through a mask 5 to form openings 4a immediately before making via holes. The polyimide film 3 containing the filler is irradiated with ultraviolet rays
20 S through a glass mask 6, excluding the places in which the openings 4a are formed immediately before making via holes and the polyimide film 3 containing the filler is developed to form via holes 4 and thereafter, heated.

25 Effect: Since the via holes in the substrate are all formed to have the shapes of positive tapers and the connection properties of the via holes between upper and lower conductors can be improved.

Claims

1. A method for manufacturing a multilayer wiring board by forming a polyimide containing SiO_2 and a metal wiring pattern on a substrate and layering it, wherein the method comprises
5 the respective steps:

a first step of forming a metal wiring pattern on a substrate;

a second step of forming a filler-containing polyimide film having photosensitivity on the entire surface of said
10 wiring pattern-bearing substrate by a spin coating method;

a third step of drying said filler-containing polyimide film at a low temperature;

a fourth step of irradiating said filler-containing polyimide film with excimer laser beam through a first mask to
15 form openings immediately before making via holes in the filler-containing polyimide film;

a fifth step of irradiating said filler-containing polyimide film with ultraviolet rays through a second mask, excluding the places where the openings are formed immediately
20 before making via holes; and

a sixth step of developing said filler-containing polyimide film and heating the film to imidize said filler-containing polyimide film.

25 Specification

DETAILED DESCRIPTION OF THE INVENTION

[0001]

Industrial Field of the Invention

The invention relates to a method of manufacturing a
30 multilayer wiring board, and particularly a method of manufacturing a multilayer wiring board having via holes for connecting upper and lower conductive layers of a highly dense multilayer wiring board to be installed in a large scale integrated circuit (LSI).

35 [0002]